



## KOREAN PATENT ABSTRACTS

(11) Publication number: 1020000048021 A  
(43) Date of publication of application: 25.07.2000

(21) Application number: 1019990056047  
(22) Date of filing: 09.12.1999

(71) Applicant: NEC CORPORATION  
(72) Inventor:  
NAKATASINITZI  
YAMAMOTOYUJI  
OKAMOTOMAMORU  
SAKAMOTOMITZAKI  
WATANABETAKAHIKO  
IHARAHIROHUMI  
KIKAWAHIRONORI  
MARUYAMAMUNEOD

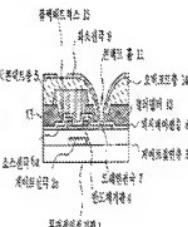
(51) Int. Cl.

G02F 1/136

## (54) LIQUID CRYSTAL DISPLAY DEVICE AND METHOD FOR MANUFACTURING THE SAME

## (57) Abstract:

PURPOSE: A liquid crystal display device and method for manufacturing the same are provided to enlarge the aperture of switching device such as TFT and color filters in order to make an on-array color filter structure liquid crystal display device. CONSTITUTION: A liquid crystal display device includes a transparent dielectric substrate(1), a switching device, a passivation layer, color filters(13), a black matrix(15), an overcoat layer(14), a pixel electrode(9), an output electrode, and a contact hole(11). The switching device is formed on the transparent dielectric substrate(1). The passivation layer is formed to protect the switching device. The color filters(13) is formed on the passivation layer. The black matrix(15) is formed on the passivation after the formation of the color filters as a light barrier. The overcoat layer(14) is formed on the black matrix. The pixel electrode(9) is formed on the overcoat layer. The output electrode is provided to each of the switching device to be coupled with the pixel electrode. The contact hole(11) is formed through the overcoat layer and the passivation layer in order to connect the pixel electrode with the output layer.



COPYRIGHT 2000 KIPO

## Legal Status

Date of request for an examination (19991209)  
Notification date of refusal decision (00000000)  
Final disposal of an application (registration)  
Date of final disposal of an application (20021226)  
Patent registration number (1003763556000)  
Date of registration (20030305)  
Number of opposition against the grant of a patent ( )  
Date of opposition against the grant of a patent (00000000)  
Number of trial against decision to refuse (2002101003669)  
Date of requesting trial against decision to refuse (20020927)

(19) 대한민국특허청(KR)  
 (12) 공개특허공보(A)

(51) Int. Cl. 5  
 G02F 1/136

(11) 공개번호 2000-0048021  
 (43) 공개일자 2000년07월25일

(21) 출원번호 10-1999-0056047  
 (22) 출원일자 1999년12월09일

(30) 우선권주장 일본 10년특허원제3516 1998년12월10일 일본(JP)

(71) 출원인 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 미나토로마도루

(72) 발명자 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 시카모토미치이치  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 아다모로유지  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 오카모토마모루  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 시카모토미치이치  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 와타나베티카히코  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 이하라히로후미  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 리카와히로노리  
 일본국 도쿄도 미나토구 시부야5초메 7번1고  
 미루아미무네오  
 일본국 도쿄도 미나토구 시부야5초메 7번1고

(74) 대리인 최달용

설사구 : 헤드

## (54) 엑정표시장치 및 그 제조방법

## 요약

엑정표시장치는 뿐임질안심기판과, 상기 주영질안심기판상에 형성된 스위칭소자를 보호하기 위해 형성된 패시비이션층과, 팔리필터가 팬택트 흘의 주위의 영역에 형성되지 않도록 상기 패시비이션층상에 형성된 전술한 색의 팔리필터와, 적어도 소위길소자를 퍼복하기 위해 그리고 블랙 애티릭스가 팬택트 흘의 주위의 영역에 형성되지 않도록 팔리필터의 형성 이후에 패시비이션층상에 형성되어 광의 노광을 방지하는 저광층으로서 형성된 블랙 애티릭스와, 상기 팔리필터 및 블랙 애티릭스상에 형성된 오버 코트층과, 상기 오버 코트층상에 형성된 꽈소진곡과, 하니의 대응하는 꽈소진곡에 접속되거나, 하니의 대응하는 꽈소진곡과 상기 꽈소진곡에 접속되는 각각의 스위칭소자에 제공된 인출전극, 및 소위길소자의 꽈소진곡과 인출전극 사이의 접속을 이루어기 위해 오버 코트층 및 패시비이션층을 통해 형성된 팬택트 흘을 포함하고 있다. 블랙 애티릭스는 팔리필터의 일부분과 접하는 블랙 애티릭스의 일부분이 상기 팔리필터의 일부분상에 포개지도록 형성되어 있다. 상기와 같은 구성을 위해, 팬택트 흘의 접촉저항이 감소되며, 신호지연도 회피되며, 블랙 애티릭스의 외연의 박리가 저어된다.

## 내장도

도 9

## 생략어

엑정표시장치

## 원세서

## 도면의 간접화 설명

도 1은 종래의 엑정표시장치의 팬택트 애티릭스 기판상에 형성된 채널에 청정 TFT를 도시하는 원면도.

도 2는 도 1의 TFT의 단면도.

도 3의 A 및 도 3의 B는 도 1과 도 2의 TFT의 단자에 관한 단면도로서, 도 3의 A는 게이트단자를 도시하고, 도 3의 B는 테이터패드를 도시하는 모양.

도 4의 A 내지 H는 도 1 내지 도 3의 B의 종래의 기술에 의한 액티브 메트릭스 기판의 제조방법을 도시하는 단면도.

도 5의 A 내지 H는 TFT상의 CF구조의 역정표시장치에 대한 종래의 기술에 의한 제조방법에 관한 단면도.

도 6의 A 내지 G는 TFT상의 CF구조의 역정표시장치에 대한 다른 종래의 기술에 의한 제조방법에 관한 단면도.

도 7은 역정표시장치의 구성을 도시하는 회로도.

도 8의 A 및 B는 도 7의 역정표시장치의 회소의 레이아웃을 도시하는 평면도.

도 9은 도 8의 A에 도시된 A-A'에 따른 도 8의 A 및 B의 회소 레이아웃에 대한 단면도.

도 10은 도 7의 역정표시장치의 회소 레이아웃의 다른 예를 도시하는 평면도.

도 11은 도 10의 회소 레이아웃을 도시하는 단면도.

도 12의 A 내지 C는 본 발명의 제1의 실시예에 따른 도 9의 역정표시장치의 제조방법을 도시하는 단면도.

도 13의 A 내지 C는 본 발명의 제2의 실시예에 따른 도 9의 역정표시장치의 후반부 제조방법을 도시하는 단면도.

도 14의 A 내지 E는 본 발명의 제3의 실시예에 따른 역정표시장치의 제조방법과의 불력 메트릭스 형성공정을 도시하는 단면도.

#### <도면의 주요부에 대한 간단한 설명>

1 : 주영성질연기판 2a : 게이트전극

2b : 게이트메신 3 : 게이트찰연층

4 : 반도체층 5 : 음의문택트층

6a 소스전극 6b : 소스배선

7 : 드레인전극 7a : 데이터단자부

8 : 메시레이션막 9 : 회소전극

10 : TFTH : 펀택트홀

13a, 13b, 13c : 월러필터 14 : 오버코트층

15 : 불력 메트릭스 16 : 회소용량

17 : 노블락게 감광성 헤지스터 20 : 개구

21 : 신소자단위

#### 발명의 실세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 흥밀한 기관상에 형성되는 TFT(박막트랜지스터)와 같은 월러필터 및 스위칭소자를 포함하는 역정표시장치 및 그 제조방법에 관한 것이다.

도 1은 종래의 역정표시장치의 액티브 메트릭스기판상의 채널 에칭된 TFT를 도시하는 각각 평면도로서 한 회소의 메트릭스가 도시되어 있다. 도 2는 도 1의 TFT부의 확단면도이고, 도 3의 A 및 B는 도 1 및 도 2의 TFT의 확단면도로서 도 3의 A는 게이트 단자부를 도시하여, 도 3의 B는 데이터 단자부를 도시하고 있다.

도 4에 따르면, 투명 절연성기판(1)상에 게이트전극(2a)이 형성되고, 상기 투명 절연성기판(1) 및 게이트전극(2a)을 비롯하기 위해서 게이트메신(3)이 적층되어 있다. 또한 게이트전극(2a) 위에는 게이트전극(2a)과 중첩하도록 반도체층(4)이 형성되어 있다. 상기 반도체층(4)의 다른 속성상에 형성되는 소스전극(6a) 및 드레인전극(7) 사이의 적층된 음의문택트층(5)을 개제하여 반도체층(4)에 각각 접속되어 있다. 상기 소스전극(6a)과 드레인전극(7) 사이의 적층된 음의문택트층(5)의 일부는 에칭에 의해 제거되고, 그에따라 음의문택트층(6)은 소스전극(6a)과 반도체층(4) 사이 및 드레인전극(7)과 반도체층(4)의 사이에만 진출하게 된다.

상기의 구조상에는 패시브-디설팅(8)의 형식이 되어 있다. 당시 베시페-아센틱(9)상에서는 하소전극(9)이 떼어나 투광도전막이 쪼개지면서 페시브-디설팅(8)을 관통하는 전류를 통과(11)을 계기하여 드레인전극(7)과 접속되어 있다. 스케닝선호는 게이트전류(2b)에 영향을 미치고, 영상선호는 소스선(6b)을 통하여 소스전극(6a)에 강제로 고정하여 하소전극(9)에 기여된다.

이하, 도 1 내지 도 3의 B에 도시된 액티브 브레인스기판의 제조방법에 관해서 도 4의 A 내지 E를 참조하여 기술될 것이다. 단, 도 2에 도시된 일부분이 도 4의 A 내지 E에 도시되어 있고, 따라서 도 3의 A 및 B의 개이트 단자부 및 데이터 단자부는 도시되어 있지 않다. 이하의 설명은 한 차소에 관해서 주로 기술될 것이다.

먼저, 도 4의 A에 도시하는 바와 같이, 예컨대 유리로 이루어지는 푸앙질인성기판(1)상에 스퍼터링에 의해 Al, Mo, Cr 등으로 이루어지는 도전포장 100 nm 대략 40nm의 두께까지 적층하고, 그 후, 토포리소그래피공정에 의해 계이트레센(2b)도 1마을 도서되어 있으나 도 4의 A에는 도시하지 않음), 계이트린국(2a) 및 표시용 외부선을 차리기판과 접속되는 계이트린자(2c)(도 3의 A에는 도시되어 있으나 도 4의 A에는 도시되지 않은)로 형성된다. 제 1의 페터모니코판이 형성된다.

다음에, 그 4 단계에 도시하는 바와 같이, 실리콘 절화막 등으로 이루어지는 게이트 절연막(3), 비정질 실리콘으로 이루어지는 반도체층(4) 및 그 위 비정질 실리콘으로 이루어지는 유기 접착제(5)의 풀리조각(CVD)에 의해 각각 40nm, 30nm, 50nm 정도의 두께로 얹어져 있으므로 전자접착제(6)를 유기 접착제(5) 위에 얹어준 후에 형성된 하드도어(7)에 해당하는 헤드핀(8)을 통하여 침대된다.

다음에 도 4의 C에 도시하는 바와 같이, 게이트 접착층(3) 및 음극 콤파크트층(5)을 앞도록 Mo, Cr 를 100 nm 내지 200 nm의 두께까지 스퍼터링하여, 그 후, 이것을 포로미소그라미경에 의해 소스전극(6a), 소스배선(6b), 드레인전극(7), 및 표시층의 외부선호 처리기판에 접속되는 데이터선(8a)과 (8b)은 25 nm에는 표시되어 있지만 도 4의 C에는 도시하지 않았다)를 페터널하여 형상화도록 제3의 세단 헤드 컨트롤 칩(9)과 그 후 TFT는 제작된다. 이 용도로써 헤드 컨트롤 칩(9)의 본래의 용도로써 제작된다.

다음에 D 4의 D에 도시하던 바와 같이, TFT의 백체널, 소스전극(sa), 소스배선(ss), 드레인전극(d) 및 데이비더단자(ya)로 3의 B에는 도시되어 있으니 D 4의 D에는 도시하지 않음)을 모두 특수 쿠리팅과 CVD에 의해 설계된 접착성 확장 유기층을 이루어진 배시에리藓판(gs)을 100 nm 내지 200 nm 정도의 두께로 상막하고, 그후, 드레인전극(d)과 쇼트전극(sa)과 쿠리팅을 통하여 위한 펌프하드웨어를 [1]을 형성하기 위해 그리고 데이비더단자(ya)(D 3의 B에는 도시되어 있으나 D 4의 D에는 도시하지 않음)상의 물을 필요로 하는 앤지리藓판(gs)의 일부분과 게이트디자인(gs) D 3의 A에는 도시되어 있으나 D 4의 D에는 도시되지 않음) 상의 물을 필요로 하는 게이트판연막(gs)의 외부에 인서트화하는 행위를 척적하고 위험한 행위는 범위로부터 제거되어야 한다는 것이다.

그러나, 삼기·에티브·메트릭스가판에서, 도 1의 평면도에서 볼수 있듯이, 계이트배선(4b)과 워소간 пряж(9), 및 스스 배선(6b)과 최소 전 пряж(9) 사이에서 빛이 누설된다. 따라서, 허름터를기기(9)과 채광을위해 메트릭스를 제거하여 차광을 하여야 한다. 이에, 배리어박스·트리밍박스·기판과의 접촉부위를 깔끔하게 고려하여, 허름터·메트릭스와 차광함을 위로 살피기 위해 어려 허고, 그에따라 액정표시장치의 계구율이 작게 되고, 따라서 액정표시장치의 배리어박스가 유효하게 이용되지 못하는 문제점이 있다.

도 5의 A 내지 H는 상기 문항에 따른 TFT상의 CF의 구조를 제작하는 방침을 도시하는 협약문도이다. 도5의 A에 도시된 TFT는 체  
내부 축적 TFT라고 불리는 것으로서, 이화학 세포를 하나나 최소수 대체 이용해 줄 것이다.

우선, 도 5례 A에 도시화는 바와 같이, 투명질연성기판(1)의 위에 게이트전극(2a)이 형성되고, 상기 투명질연성기판(1)을 피복하고, 게이트전극(2a)이 적층되어 있다. 상기 게이트전극(2a)의 위에 반도체층(4)이 게이트전극(2a)과 상부에 겹쳐도록 형성되고, 소스전극(6a)과 드레인전극(7a)이 상기 반도체층(4)의 속도도록 형성되어 있다. 상기와 같은 구조로 웨이브로드형 TFT(10b)가 형성된다.

도 5의 단계 도시화는 바와 같이, 살기 페시비에션(8)의 위에 블록 애트리克斯(15)가 되는 안료증산층의 포토레지스트를 소진되면서 유행으로 표시된다. 각 두께는 약 1.5μm이 되도록 소진 코팅의 소진 확산률을 조절된다. 그 후, 포토리소그라파인정에 의해 블록 애트리ックス(15)를 계이터백선(22)상에 겹쳐도록 배터링된다. 퍼팅에 의해, 블록 애트리克斯(15)는 이후에 형성될 제작 보조층(20)과 함께

다음에, 도 5의 C에 도시하는 바와 같이, 인업분산형의 강광층 적색 젤러제이스터를 소판 코팅법으로 약 1.2μm의 두께로 도포하고, 그후, 포토리소그라피공정에 의해 적색 젤러필터(3a)를 소정의 해도로 형성한다. 상기 공정에서, 적색 젤러포토제이스터의 도포전경에, 불透明 매크로스(15)(복사와 물체 매크로스는 액정 표시장치의 모든 화소에 대응하는 블랙 매크로스를 의미함)를 형성한 후로서, 물체 매크로스의 제거부분에 미야미 안료장사(남기거나, 블랙 매크로스(15)의 형성공정을 거치며 폐기해버려선생은 표면과 상대화가 편의기 때문에 적색 젤러제이스터와 칸막이가 발생한다. 이 때문에, 상기의 일부는 특별히 10-39929호 공교로는 언급하지 않았지만, 상기 표면과 적색 젤러제이스터에 대해서는 그 표면에 블랙 매크로스(15)의 표면 처리가 이루어져 있다. 그에 따라 물체 매크로스(15)의 표면은 적색 젤러제이스터와 함께 적색 젤러필터(3a)와 함께 표면 처리가 이루어져 있다.

상한 후의 TFT기판에 UV광(조도 약 20mw)을 약 60초 조사하고 소판세정에 의해 UV광으로 분해된 블랙 매트릭스의 잔사를 제거한다.

다음에, 도 5의 D-1에 도시하는 바와 같이, 녹색 컬러필터를 형성하기 위에서 앤트로분산형의 갈광상 녹색 컬러레이저스터를 소판 코팅법으로 약 1.2μm의 두께로 도포하고, 그 후, 포토리소그라파공정에 의해 녹색 컬러필터(13b)을 소정의 패턴으로 형성한다. 이 때에, 적색 컬러필터(13a)의 형성의 경우와 유사하게 UV광을 사용하여 적색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정이 녹색 컬러필터(13b)의 형상의 여전에 필요하다.

다음에, 도 5의 D-2에 도시하는 바와 같이(다른 회社의 단면도임), 양색 컬러포토레이저스트를 형성하기 위해서 앤트로분산형의 갈광상 청색 컬러포토레이저스트를 소판 코팅법으로 약 1.2μm의 두께로 도포하고, 그 후, 포토리소그라파공정에 의해 양색 컬러필터(13c)를 소정의 패턴으로 형성한다. 이 때에, 적색 컬러필터(13a) 및 녹색 컬러필터(13b)의 형성과 같은 유사하게 UV광을 사용하여 적색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정이 양색 컬러필터(13c)의 형상의 여전에 필요하다.

다음에, 도 5의 E에 도시하는 바와 같이, 블랙 매트릭스(15), 적색 컬러필터(13a), 녹색 컬러필터(13b) 및 양색 컬러필터(13c)가 형성된 TFT기판의 표면을 평탄화하기 위한 오버코트층(14)을 약 3μm의 두께로 형성한다. 오버코트층(14)으로는 아크릴 포토레이저스트가 사용된다. 오버코트층(14)을 소판 코팅법으로 도포 한 후, 포토리소그라파공정에 의해 커먼프로트(11)에 대응하는 오버코트층(14)의 일부를 개구한다. 또한, 일본국특개원: 0-3929호증에는 언급이 없지만, UV광을 사용하여 양색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정은 오버코트층(14)의 형상이전에 필요하다.

다음에, 도 5의 F에 도시하는 바와 같이, 오버코트층(14)의 위에 포지티브형 노출학개 갈광상 포토레이저스터를 도포 및 세팅된다. 그 후, 살기 노출학개 갈광상 포토레이저스트를 아스크로 하여 펄렉트로홀(11t)에 대응하는 블랙 매트릭스(15)의 일부를 드라이에 제거 및 개구하고, 그에 따라 펄렉트로홀(11t)을 개구한다. 또한, 일본국특개원: 0-3929호증에는 언급이 없지만, UV광을 사용하여 양색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정은 오버코트층(14)의 형상이전에 필요하다.

다음에, 도 5의 G에 도시하는 바와 같이, 오버코트층(14)의 일부를 개구하는 펄렉트로홀(11t)에 해당하는 메시베이션층(8)의 일부는 드라이에 청으로 제거 및 개구하고, 그에 따라 펄렉트로홀(11t)을 위한 개구를 형성하는 데는 언급이 없지만, UV광을 사용하여 양색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정은 오버코트층(14)의 형상이전에 필요하다.

마지막으로, 도 5의 H에 도시하는 바와 같이, 최소전극(9)이 되는 투명도전층을 상기 기판상에 스포터링으로 성막하고, 최소전극(9)을 소정의 패턴으로 포토리소그라파공정에 의해 페터닝되고, 그에 따라 최소전극(9)과 드레인전극(7) 사이의 접속이 이루어지며, 그에 따라 TFT의 구조상에 CF(컬러필터)를 형성한 액정판 블랙 매트릭스(15)가 완성된다.

그러나, 본 발명자는 상기의 TFT상의 CF의 제조방법을 검토하여 도 5의 C에서 언급된 문제점 이외에도 몇개의 문제점을 발견하였다. 즉, 살기 광막을 형성하기 위하여 액정판 블랙 매트릭스(15)를 펄렉트로홀(11t)을 위한 개구를 형성하는 후의 펄렉트로홀(11t) 및 펄렉트로홀(11t)에 대응하는 블랙 매트릭스(15)는 충분한 치밀성을 얻기 위해서 액체 두께가 1.5μm 정도로 형성되어 있다. 블랙 매트릭스(15)를 불소제(SF

or CF4, CHF3 등)의 애칭 가스를 써서 예상하기 위해, 예칭시간은 약 200 내지 300초 정도의 시간을 필요로 한다. 또한 절걸실리온막으로 형성되는 펄렉트로홀(11t)을 예상하는데는 100 내지 150초의 예칭시간을 필요로 한다. 따라서, 두번의 드라이에 형광정이 동시에 행해지더라도 블랙 매트릭스(15) 및 펄렉트로홀(11t)을 통하여 펄렉트로홀(11t)을 형성하는 데는 개략 300 내지 450초의 예칭시간이 필요하다. 따라서, TFT상에 CF를 제조하는 방법은 양산성이 있어서 적합적이다.

또한, 상기와 같은 간 애칭시간에 대하여는 일반적으로 쓰이는 노출학개 갈광상 포토레이저스터(17)의 내성이 충분하지 않은 문제가 있다. 특히, 블랙 매트릭스(15)의 예칭조건과 펄렉트로홀(8)의 예칭조건이 다르기 때문에, 블랙 매트릭스(15)를 완전히 예칭해 두지 않으면, 펄렉트로홀(8)이 펄렉트로홀(11t)에 남아 버려 펄렉트로홀(11t)에 중대한 문제점도 있다.

살기 문제를 해결하는 방법으로서, 원형홀(11t)에 해당하는 블랙 매트릭스(15)의 일부를 블랙 매트릭스(15)의 제 1의 페터닝과 물질인 시간에 사전 제거하는 것도 가능하다. 살기와 같은 TFT상에 CF를 제조하는 방법은 이하에서 도 6의 A 내지 G와 관련하여 기술될 것이다. 또한 이 C의 설명은 하나의 회소에 대하여 기술될 것이다.

먼저, 도 6의 A에 도시하는 바와 같이, 투명침연성기판(1)상에 채널보호형TFT(10b)를 형성하여 그 위를 펄렉트로홀(8)으로 덮는다.

다음에, 도 6의 B에 도시하는 바와 같이, 펄렉트로홀(8)의 위에 블랙 매트릭스(15)가 되는 앤트로분산형의 포토레이저스트를 소판 코팅법으로 도포한다. 이 두께는 약 1.5μm 이 되도록 소판 코팅의 소진수를 조정한다. 그 후, 포토리소그라파공정에 의해 블랙 매트릭스(15)를 게이트레이션(2b)상에 페터닝된다. 살기와의 펄렉트로홀(8)의 상대부위에 미미한 단련장사가 남거나, 또는 블랙 매트릭스(15)와 형광정을 거쳐에 따라 펄렉트로홀(8) 표면의 상태가 변화되며 예전에 적색 컬러레이저스트의 잔사를 발생한다. 이 때문에, 적색 컬러포토레이저스트의 도포전에 블랙 매트릭스(15)의 잔사 제거처리가 필요하다. 구체적으로는 블랙 매트릭스(15)를 형성한 후의 TFT기판에 UV광(조도 약 20mw)을 약 60초 조사하고 소판세정에 의해 UV광으로 분해된 블랙 매트릭스의 잔사를 제거한다.

다음에, 도 6의 C에 도시하는 바와 같이, 녹색 컬러필터를 형성하기 위해 앤트로분산형의 갈광상 녹색 컬러레이저스터를 소판 코팅법으로 약 1.2μm의 두께로 도포하여, 포토리소그라파공정에 의해 녹색 컬러필터(13b)를 소정의 패턴으로 페터닝된다. 이 때, 적색 컬러필터(13a)의 형성과의 결합의 유사하게 UV광을 사용하여 적색 컬러포토레이저스트의 잔사를 제거하는 잔사제거공정이 필요하다. 다음에, 유사한 방법으로 소정의 패턴의 양색 컬러필터(13c)를 형성 및 페터닝한다.

다음에, 도 6의 E에 도시하는 바와 같이, 블랙 애프트릭스(15), 청색 컬러필터(13a), 녹색 컬러필터(13b), 청색 컬러필터(13c)가 혼합된 TFT기판의 위에 TFT기판을 형성하기 위한 오비코트층(14)을 얇게 형성한다. 오비코트층으로는 강장성 아크로우지지를 사용한다. 소핀 코팅법으로 오비코트층(4)을 도포한 후, 포토리소그라파공정에 의해 큰택트 훌(11)에 해당하는 오비코트층의 일부분을 깨끗하다. 또한 문헌(일본국 특허공개 10-392929)에 해당하는 오비코트층(4)에 해당하는 오비코트층의 일부분을 깨끗하다. 청색 컬러포토레지스트의 잔시를 UV광을 사용하여 제거하는 잔시제거공정은 오비코트층(4)의 형상이전에 필요하다.

다음에, 도 6의 F에 도시하는 바와 같이, 오비코트층(4)의 위에 포지티브형 노출작게 강장성 레지스터를 도포하여 패터닝한 후, 상기 노출작게 강장성 레지스터를 마스크로 하여 큰택트 훌(11)에 해당하는 패시비에이션층(8)의 일부를 드라이에칭으로 실행한다.

마침으로, 도 6의 G에 도시하는 바와 같이, 최소전극(9)이 되는 뚜렷도전층을 스퍼레이트으로 실막하여, 소정의 폐인으로 포토리소그라파공정에서 거친하고, 그 후 최소전극(9)과 드레이인전극(7)의 접속을 행하여 TFT의 위에 커리어필터를 형성한 액티브 미트릭스가 만든 형상을 수가 있다.

그러나, 상기의 TFT상의 CF 구조를 제조하는 방법에서, 큰택트 훌(11)에 대처하는 블랙 애프트릭스(15)의 일부분을 블랙 애프트릭스(15)가 도 6의 B에서 도시된 바와 같은 포토리소그라파공정에 의해 형성되고 패터닝되는 경우에 제거된다. 따라서, 블랙 애프트릭스 포토레지스트의 전시는 훌(11)에 해당하는 패시비에이션층(8)의 일부분에 잔존한다. 상기 블랙 애프트릭스 포토레지스트의 잔시는 UV처리에 의해 어느정도 제거되지만, 차후에 형성될 저색 컬러필터(13a), 녹색 컬러필터(13b) 및 청색 컬러필터(13c)의 인속적인 형상공정에서 적, 녹 및 청색의 블랙포토레지스트의 잔시가 블랙 애프트릭스 포토레지스트의 악간의 잔시로부터 성장하여 잔존하고, 그에 따라 큰택트 훌(11)에 대처하는 패시비에이션층(8)의 일부의 예상은 불가능하게 된다.

畢竟, 삼기 품체를 확장하기 위해서 블랙 애프트릭스 형성후의 각 공정에서의 UV 조사처리의 효과를 올리기 위해서 UV광의 조도를 올리거나 또는 조시시간을 길게하거나 하는 방법도 고려되지만, UV광의 조도를 올리거나 시강을 길게하거나 하는 경우에는 블랙 애프트릭스의 분해가 진행되어 블랙 애프트릭스의 저항이 저하된다고 하는 문제가 있다. 구체적인 수치로 설명하면 초기저항으로 10<sup>12</sup>Ω cm의 저항을 갖고 있던 블랙 애프트릭스가 60초의 UV처리에 의해 10<sup>11</sup>Ω cm로 저하된다. 다시 60초의 UV처리에 의해 10<sup>10</sup>Ω cm까지 저하하며, 상기의 같은 경향은 처리시간에 비례하여 블랙 애프트릭스의 저항이 내려간다. 삼기 경향은 UV광의 조도를 올린 경우에도 마찬가지로서 조도의 증가율에 따라서 저항이 비례하여 저하된다.

블랙 애프트릭스(15)의 저항이 감소할에 따라, 소스드레인(SD)과 블랙 애프트릭스(15) 사이의 결합율은 증가되고, 드레이인박선(7)으로 입혀되는 신호의 기입 저연이 발생된다. 본 발명자에 의해 형성된 시풀레이션에 의해 블랙 애프트릭스(15)의 저항이 약 10<sup>10</sup>Ω cm인 경우에 신호의 기입 저연이 발생한다.

또한, 블랙 애프트릭스로서 차광성이 뛰어난 OD(Optical Density)가 높은 블랙 애프트릭스 포토레지스트를 쓸 필요가 있다. 블랙 애프트릭스 포토레지스트는 진술한 바와 같이 아크로우지지의 풀에 이어서 커리어필터의 네거티브형 레지스터이다. 높은 OD 값을 갖는 블랙 애프트릭스 포토레지스트는 빛을 거의 투시시키지 않기 때문에, 노광을 증가시키더라도 표면상에만 포토레지스트의 결합율이 발생하여 현상공정에서 블랙 애프트릭스(15)의 속박이 현상액에 노출됨에 의해 용해되어 나간다. 따라서 현상 시간이 현상액 속도에 대한 내용이 적어지고, 그에 따라 현상공정의 결과가 변한다. 즉, 구조적으로 말하면, 블랙 애프트릭스(15)는 현상이 충분하지 못하여, 소정의 폐인으로 정확히 패터닝 될 수 없다. 반면에, 블랙 애프트릭스(15)의 일부는 현상이 패시비에이션층(8)의 표면으로부터 밖리가 일어난다.

전술한 바와 같이, 종래의 TFT상의 CF(컬러필터)의 구조의 제조방법에 있어서, TFT상의 CF(컬러필터)의 구조의 일부를 형성하는 과정은 일반적으로 TFT 형성, 블랙 애프트릭스 형성, 컬러필터 형성, 오비코트 형성, 커리어필터 형성, 최소전극의 형성의 순서로 행해진다. (컬러필터가 블랙 애프트릭스의 형성후에 형성되는) 상기의 같은 순서에 의하여, 블랙 애프트릭스 포토레지스트 및 커리어필터의 포토레지스트의 잔사는 커리어필터 훌(11)에 잔존하는 경향이 있다. 상기의 같은 잔사는 잔시에 기인하여, 커리어필터 훌(11)을 위한 개구를 형성하는 패시비에이션층(8)의 예상은 불가능하게 되고, 커리어필터 훌(11)이 성공적으로 형성되어야만 커리어필터 훌(11)의 저항은 커지게 된다.

UV세정이 많은 양의 잔시를 제거하기 위해 패도히 형해지면, 블랙 애프트릭스 포토레지스트에서 분산된 카본 입자의 출현 확률은 피순원고, 그에 따라, 블랙 애프트릭스 포토레지스트의 저항은 저해되어 신호저연을 야기한다.

또한, 종래의 제조방법에 의하면, 블랙 애프트릭스의 축복은 현상증정중에 현상액에 압전적 노출되고, 따라서, 블랙 애프트릭스(15)의 폐연의 밖리가 발생하는 경향이 있다.

#### 발명의 이루고자하는 기술적 과제

본 발명의 주 목적은 TFT의 같은 스위치소자 및 컬러필터가 개구형의 비율이 크도록, 즉, 백 리아트의 사용효율이 크도록 전류의 기관성에 형성되어 있으며, 커리어필터 훌의 개구를 형성하기 위한 패시비에이션층(8)의 예상이 용이하여 신뢰성이 있게 실행되어, 원색필터 훌(11)의 접촉저항이 깊어야며, 블랙 애프트릭스(15)의 큰 저항을 도포함으로서 신호저연이 회피되어, 블랙 애프트릭스(15)의 폐연의 밖리가 제거되어, 광의 누출이 확실히 제거되는 온-어레이 컬러필터구조(예컨대, TFT상의 CF(컬러필터)의 구조)의 액정표시장치를 제공하는데 있다.

본 발명의 다른 목적은 상기의 같은 특성을 지닌 액정표시장치가 효과적으로 제조되는 액정표시장치의 제조방법을 제공하는데 있다.

본 발행의 제3의 특징이자로운, 무형물인 성기문화, 스위치소자와, 폐사베이션총파, 전술한 책의 허리띠와, 풀백 매트릭스와, 모비로트증과, 헤어선프리, 인출전국과, 헬멧을 풀을 포함하는 액정표시장치가 제공되어 있다. 싱기 스위칭소자는 살기 향상과 운동장을 기반으로 형성된다. 살기 세세체 아선증은 살기 스위칭소자를 보호하기 위해 형성된다. 전술한 책의 허리띠와 풀백 매트릭스는 풀의 수와의 일정에 형성되거나 않도록 살기 폐사베이션총파에 형성된다. 살기 풀백 매트릭스는 팔의 구부를 펴거나 하는 차강화으로서 형성된다. 살기 풀백 매트릭스는 적어도 스위칭소자를 파괴하기 위해 그리고 풀백 매트릭스는 한동안 흑주의의 일정에 형성되지 않도록 헬멧의 헤어선에서 폐사베이션총파에 형성된다. 살기 오버코트증은 살기 허리띠와 풀백 매트릭스와 형성된다. 살기 화소전국은 살기 오버코트총파에 형성된다. 살기 인출전국은 하나의 대용하는 최소전국에 접속되거나 위해 각각의 스위칭소자에 제공된다. 살기 풀백 풀은 스위칭소자의 최소전국과 인출전국 사이의 접속을 이루어 기 위해 오버코트증 및 폐사베이션총파에 형성된다.

<sup>20</sup> 이 오픈 세션에서 허리케인은 허리케인의 저마다 다른 특수화된 조건을 제시하면서 그에 맞는 조건에 대한 대처법을 제시하였다.

한국의 철학자인 김우중은 1930년대에 「한국 철학의 전통」이라는 저작에서, 고려·조선 시대의 철학을 「한국 철학」으로 정의하였다.

한 반면 외에 제4의 축전이 파괴연, 제3의 축전에 있어서, 충전을 험성하는데 사용되는 인증분산형 보호체계인 스마트 카드 분산형 보호체계입니다.

제작자: 김민수  
제작일: 2023-05-15  
제작장소: 서울특별시 강남구 테헤란로 123  
제작비용: 100만 원

우리가 스마트폰을 살 때마다 사용하는 신용카드는 제3자에게 신용정보를 제공하는 제3의 기관에 있어서, 신용카드 회사는 신용점수를 충분하게 사용하는 경우 신용점수를 높여주는 방향으로 제도를 운영하고 있다.

본 항목의 제7의 특징에 따르면, 제5의 특징에 있어서, 커뮤니티는 투명한 모니터스를 원활히 통제하는 체계를 확보해 놓고 있어 안전한 환경을 조성하는데에 기여하고 있다.

이 부록은 제5회 경기 대회에서 출전한 선수들의 성적을 정리한 것입니다.

한국에서 제작된 청년 드라마로, 주제는 청년들의 삶과 성장에 있어서, 그들이 경험하는 다양한 감정과 고민이다.

11-11-2020 11:55:55 PM [Kotlin] [D:\Kotlin\kotlin\src\main\kotlin\com\javarush\lesson\Lesson0101.kt]

제 12의 특징에 따르면, 제 1의 특징에 있어서, 상기 스위칭소자는 TFT이고, 상기 인출전극은 상기 TFT의 드레인 전극이

제13회 시장통계기록소회원권리를 보호하기 위하여 정부는 시장통계기록소회원의 권리와 책임을 규정하고, 제13회 시장통계기록소회원에 대한 정부의 권한과 책임을 규정하는 제13회 시장통계기록소회원법을 제정하는 바이다.

20 전쟁에서 사망한 사람들은 그들의 일상 생활을 그려내는 글이나 그림을 남기기도 했지만, 그들이 살았던 세상에 대한 이해를 더 넓힐 수 있는 글이나 그림은 드물었다.

본 항목의 제16와 특정에 따르면, 제14의 특정한 성기 혼택을 통한 계구의 협상공정에서, 폐서체이선총의 예정은 오피코트총장에  
제출되었고 투표권자들을 이스크로 사용하여 향해진다.

본 발명의 제17의 측정에 따르면, 제14의 특징은 콜택트 솔의 개구의 형성공정에서, 섬기 메시케이션층의 예찰은 빼어남되고 경화된 유리층을 미스코로 사용하여 행해진다.

본 발명의 제18의 특장에 따르면, 세17의 특장에서, 삼기 폐시레이션층의 예총은 SF<sub>6</sub>, He 및 O<sub>2</sub> 중에서 어느 하나 이상을 선택하여 사용함으로서 풀리즈마 애초에 의해 흡수된다.

본 발명의 제19의 특점에 따르면, 제14의 특징에서, 전술한 각각의 출력을 위한 커터필터의 형성공정은 포토레지스트 코팅공정과, 프리베이킹 공정과, 노출공정과, 현상공정 및 베이킹 공정을 포함한다.

본 발명의 제20의 특점에 따르면, 제14의 특징인 커터필터의 형성공정에서, 상기 커터필터는 안료분산형 포토레지스트로 형성된다.

본 발명의 제21의 특점에 따르면, 제20의 공정에서, 상기 커터필터는 형성하기 위해 사용되는 상기 안료분산형 포토레지스트는 이크레이저분산형 포토레지스트이다.

본 발명의 제22의 특점에 따르면, 제14의 특징에서, 상기 커터필터는 형성공정은 포토레지스트 코팅공정과, 프리베이킹 공정과, 노출공정과, 현상공정 및 베이킹 공정을 포함한다.

본 발명의 제23의 특점에 따르면, 제22의 특징에서, 상기 노출공정은 니트로젠 가스 분위기하에서 행해진다.

본 발명의 제24의 특점에 따르면, 제14의 특징에서, 상기 불액 매트릭스의 형성공정은 포토레지스트 코팅공정과, 제1의 프리베이킹 공정과, 산소 폐시레이션총 코팅공정과, 제2의 프리베이킹 공정과, 노출공정과, PEB(Post Exposure Bake) 공정과, 산소폐시레이션총 코팅공정과, 현상공정 및 베이킹 공정을 포함한다.

본 발명의 제25의 특점에 따르면, 제24의 특징에서, 상기 노출공정은 니트로젠 가스 분위기하에서 행해진다.

본 발명의 제26의 특점에 따르면, 제14의 특징에서, 상기 불액 매트릭스의 형성공정은 포토레지스트 코팅공정과, 제1의 프리베이킹 공정과, 산소 폐시레이션총 코팅공정과, 제2의 프리베이킹 공정과, 노출공정과, PEB(Post Exposure Bake) 공정과, 산소폐시레이션총 코팅공정과, 현상공정 및 베이킹 공정을 포함한다.

본 발명의 제27의 특점에 따르면, 제26의 특징에서, 상기의 노출공정은 니트로젠 가스 분위기하에서 행해진다.

본 발명의 제28의 특점에 따르면, 제26의 특징에서, 상기의 산소 폐시레이션총은 포리비닐 알콜 수지로 형성된다.

본 발명의 제29의 특점에 따르면, 제14의 특징인 상기 불액 매트릭스의 형성공정에서, 상기 불액 매트릭스는 안료분산형 포토레지스트로 형성된다.

본 발명의 제30의 특점에 따르면, 제29의 특점에 있어서, 상기 불액 매트릭스를 형성하는데 사용되는 상기 안료분산형 포토레지스트는 아크릴 안료분산형 포토레지스트이다.

본 발명의 제31의 특점에 따르면, 제29의 특점에 있어서, 카본입자는 불액 매트릭스를 위한 안료분산형 포토레지스트를 위한 단료로서 사용된다.

본 발명의 제32의 특점에 따르면, 제29의 특점에 있어서, 칠인코팅층에 제공된 카본입자는 불액 매트릭스를 위한 안료분산형 포토레지스트를 위한 단료로서 사용된다.

본 발명의 제33의 특점에 따르면, 제29의 특징에서, 티타늄 산화물입자는 불액 매트릭스를 위한 안료분산형 포토레지스트를 위한 단료로서 사용된다.

본 발명의 제34의 특점에 따르면, 제29의 특징에서, "g", "h" 및 "i"의 선에 대해 높은 감도를 갖는 개시제가 불액 매트릭스를 위한 안료분산형 포토레지스트로 참가된다.

본 발명의 제35의 특점에 따르면, 제14의 특징인 상기 불액 매트릭스의 형성공정에서, 상기 불액 매트릭스는 특징의 방향으로 배열된 핵소자를 가로질러 서로에 접속되도록 형성된다.

본 발명의 제36의 특점에 따르면, 제14의 특징에서, 상기 제조방법은 커터필터의 형성공정 이전에 기판이 HMDS 가스분위기에 노출되는 HMDS(HexaMethylDisilane) 노출공정을 또한 포함한다.

본 발명의 제37의 특점에 따르면, 제14의 특징에서, 상기 제조방법은 불액 매트릭스의 형성공정 이전에 기판이 HMDS 가스분위기에 노출되는 HMDS(HexaMethylDisilane) 노출공정을 또한 포함한다.

본 발명의 제38의 특점에 따르면, 제14의 특징인 상기 오버코트층의 형성공정에서, 상기 오버코트층은 두께 포토레지스트로 형성된다.

본 발명의 제39의 특점에 따르면, 제38의 특징에서, 상기 두께 포토레지스트는 두께 아크릴 포토레지스트이다.

본 발명의 제40의 특점에 따르면, 제14의 특징에서, 상기 스위칭소자의 형성공정에서 형성되는 상기 스위칭소자는 TFT이고, 상기 인출전극은 상기 TFT의 드레인 전극이다.

## 발명의 구성 및 작동

도면에 따라, 본 발명에 따른 양호한 실시예의 상술이 이루어질 것이다.

도 7은 액정표시장치의 구성을 도시하는 회로도이다. 또한, 이하의 기술은 TFT(박막트랜지스터)가 예컨대 액정표시장치의 소화장자로서 사용된다는 가정하에서 이루어질 것이다. 주행렬선성기판 위에 게이트배선(2b) 및 소스배선(6b)이 서로 직교하도록 배치된다. 상기 신호선(게이트배선(2b) 및 소스배선(6b))의 각 교차부분에 대광하도록 TFT(10)가 형성된다. 게이트배선(2b)은 TFT(10)과 게이트전극에 접속되고, 게이트배선(2b)을 개재하여 게이트전극에 접속되는 주시신호에 의해서 회소에 대응하는 TFT(10)가 구동된다. 소스배선(6b)은 TFT(10)의 소스전극(9)에 접속되고, 영상신호는 소스배선(6b)을 개재하여 소스전극에 접속된다. 회소전극(9)과 대광기판상의 광통전극 사이에 산업면 액정층(1b)에 의해 회소율형(1b)이 형성된다. 도 7의 실시예에서는, 회소전극(9)은 인접하는 게이트배선(2b)(도 8의 A에 도시된 바와 같이)상에 게이트연출층을 개재하여 향상하여 부기광통전극의 역할을 하고 있다.

도 9의 A 및 B는 도 7의 액정표시장치의 회소의 레이아웃을 도시하는 평면도이다. 동일 도면에 나타내면 겹침 관계가 불평생화하게 되기 때문에, 회소의 일부는 두개의 도안으로 나누었는데, 도 8의 A에는 전극, 배선 등의 관계를 도시하고, 도 8의 B에는 회소전극(9)과 커버필터 및 블랙 애프트릭스(15)의 위치관계를 나누어 도시하였다. 각각의 회소전극(9)에 대응하는 커버필터(13)가 형성되어 있다. 도 8의 A 및 B에는 도시되어 있지 않지만, 오버코트라(14)은 커버필터(13)와 화소전극(9) 사이에 형성되어 있다.

게이트배선(2b) 위에는 도 8의 A 및 B에는 도시되어 있지 않는 패시비에이션층(8)이 형성되어 있고, 상기 패시비에이션층(8)의 위에는 블랙 애프트릭스(15)가 형성되어 광의 누설을 방지하고 있다. 상기 블랙 애프트릭스(15)는 또한 TFT를 보호하기 위해 TFT를 차단하고 있다. 또한, 도 8의 A에서도 도시된 액정표시장치에서, 상기 블랙 애프트릭스(15)는 블랙트 훌(11)의 주위에 형성되어 있지 않다. 화소전극(9)은 회소전극(9)과 소스배선(6b) 사이의 광 누설을 방지하기 위하여 소스배선(6b)상에 중첩하도록 형성된다. 상기의 경우에 블랙 애프트릭스(15)는 소스배선(6b)을 피하거나 필요가 없으므로, 블랙 애프트릭스(15)만 게이트배선(2b)을 파괴하기 위해서 형성된다. 블랙트 훌(11)은 TFT와 회소전극(9)의 드레인전극(7)을 접촉하여 기워해서 패시비에이션층(8)과 오버코트라(14)의 개구를 통하여 형성되어 있다. 블랙 애프트릭스(15)는 흰색 훌(11)의 주위에 형성되어 있다. 블랙 애프트릭스(15) 및 커버필터의 밑에는 서로 직교하도록 게이트배선(2b)과 소스배선(6b)이 인접되어 있다. 상기 게이트배선(2b)과 소스배선(6b)의 교차부분은 TFT(소스전극(6a), 게이트전극(2a) 및 드레인전극(7))이 형성되어 있다. 상기 TFT와 게이트전극(2a)에는 게이트배선(2b)이 접속되고, 소스전극(6a)에는 소스배선(6b)이 접속되며, TFT의 드레인전극(7)에는 오버코트라(14) 및 패시비에이션층(8)을 관통하는 흰색 훌(11)을 개재하여 대응하는 회소전극(9)이 접속되어 있다. 주시신호는 게이트배선(2b)을 통하여 게이트전극(2a)에 입력되고, 영상신호는 소스배선(6b)을 통하여 소스전극(6a)에 접속되어 회소전극(9)에 접속되어 있다. 상기와 같은 TFT는 일반적으로 제일에 형성되어 있다.

도 9는 도 8의 A 및 B의 A-A'선에 따른 도 8의 A 및 B의 회소 해야아웃의 단면도로서, 본 발명의 특장이 가장 잘 나타나 있는 도면이다. 투명설정연기판(1) 위에 게이트전극(2a)이 마련되고, 상기 투명설정연기판(1) 및 게이트전극(2a)을 담보로 게이트장밀층(3)이 층층된다. 게이트장밀층(3) 위에 게이트전극(2a)을 중첩하도록 반도체층(4)이 마련되고, 상기 반도체층(4)의 다른 측면상에서 사이가 끊어진 소스전극(6a), 드레인전극(7)이 윤의 커넥트층(5)을 개재하는 반도체층(4)에 각각 접속되어 있다. 상기 소스전극(6a)과 드레인전극(7) 사이의 윤의 커넥트층(5)은 영역제거하여, 소스전극(6a)과 반도체층(4) 및 드레인전극(7)과 반도체층(4)의 사이에서만 윤의 커넥트층(5)이 마련되게 된다. 윤의 커넥트층(5)이 영역제거된 부분을 포함한 상기의 구조상에는 패시비에이션층(8)이 형성되어 있다. 상기와 같은 TFT는 일련적으로 제일에 형성되어 부르고 있다.

TFT를 액정표시장치의 회소의 소화장자로서 쓰는 경우는, 드레인전극(7)은 대응하는 회소전극(9)으로의 전출전극으로서 작동한다. 오버코트라(14)와 패시비에이션층(8)을 관통하여 마련한 흰색 훌(11)을 개재하여 드레인전극(7)은 회소전극(9)에 접속되어 있다.

패시비에이션층(8)의 위에는, R, G, B의 각 색층의 커버필터(13)가 액정표시장치의 회소표시영역에 대응한 부분에 마련되어 있지만, 이 커버필터 훌(11)의 주위에는 커버필터(13)가 형성되어 있지 않다. 따라서 커버필터 구성을 커버필터층은 커버필터 훌(11)의 주위의 영역에 대응하는 개구를 구비하고 있다.

또한, 도 8의 A 내지 도 9의 실시예에서는 커버필터층에 개구가 마련된 형태로 뛰어 있지만, 도 10(원형도) 및 도 11(단면도)에 도시하는 바와 같이, 블랙 애프트릭스(15)에 개구를 마련하는 것이 가능하다. 도 10 및 도 11의 예에서, 커버필터(13)는 도 11에서의 개구의 하부에 커넥트 훌(11) 주위의 영역(8)에 위치되어, 커버필터(13)는 도 11에서 도시되지 않는다. 도 9와 유사한 단면도에서 커버필터(13)와 블랙 애프트릭스(15)의 사이에 개구를 마련하여 좋다.

도 8의 A의 실시예에서, 블랙 애프트릭스(15)는 TFT를 광으로부터 보호하고 광의 누설을 방지하기 위하여 게이트배선(2b)과 TFT를 피복하기 위해 세이드로서 패시비에이션층(8)의 위에 마련되어 있다. 그러나, 블랙 애프트릭스, 패시비에이션층(8)의 광의 누설을 방지하기 위하여 회소전극(9)과 소스배선(6b) 사이의 광과 회소전극(9)과 게이트배선(2b) 사이의 광에 따라 절점된다. 적어도 TFT를 피복하도록 블랙 애프트릭스(15)를 형성하는 것도 가능하다. 단, 어떤 한 경우라도 커버필터(13)와 블랙 애프트릭스(15) 어느 것도 형성되어 있지 않는 경우는 흰색 훌(11)의 주위에 필수적으로 제공된다.

본 발명의 액정표시장치에서, 도 9에 도시하는 바와 같이 각각의 색 커버필터(13)와 블랙 애프트릭스(15)가 겹친 부분에서는 블랙 애프트릭스(15)는 커버필터(13)의 꿀과 겹쳐 합쳐져, 블랙 애프트릭스(15)의 측면의 적어도 패시비에이션층(8)의 부근은 커버필터(13)에 의해 보호되어, 현상시에 현상액에 노출되지 않는다. 그 때문에, 종래의 기술에서 자주인 블랙 애프트릭스(15)의 빠른의 변화를 억제할 수 있다.

블랙 애프트릭스(15)의 꿀은 수평방향(예컨대, 게이트배선(2b)의 방향)으로 배일원 서로 이웃하는 꽈조끼리 연결되는 것이 바람직하다. 이의 같이 하면, 전술한 바와 같이 블랙 애프트릭스의 빠른 변화를 더 잘 억제할 수 있다.

상기와 같은 구조는 후술하는 바와 같이 각 색 커버필터를 형성한 후에 블랙 애프트릭스를 형성함으로서 제조된다. 즉, 본 발명에

마지막으로, 물체 매트릭스(15)는 커리큘러(13)가 형성 이후에 형성되고 커리큘러(13) 또는 물체 매트릭스(15)를 형성할 때에 콘택트 풀(11) 주위의 영역이 콘택트 풀(11)에 대한 개구부에서 미리 마련된다.

컬러 필터(13)를 형성하고 나서 물체 매트릭스를 형성하면, 콘택트 풀(11)의 개구부에 커리큘러 포토레지스트의 전시가 아래에서 얹기되는 바와 같이 전혀 남지 않는다. 따라서, 애시메이션 층(8)을 통해 드레이인전극(7)에 도달하는 콘택트 풀(11)을 위한 개구부가 허시메이션 층(8)을 생략함으로서 확실하고 용이하게 형성할 수 있다.

본 발명자의 검토에 의하면, 물체 매트릭스(15)가 형성된 후, 커리큘러(13)가 형성되는 종래의 기술에 의한 제조방법에서, 애시메이션 층의 위에서 물체 매트릭스의 재료를 도포한 후에 패터닝하여 제거한 부분에 미령의 물체 매트릭스 상층에 예컨대 카본층의 안료(5)이 남거나, 또는 칸수층·소수층 등의 표면 상태가 변형됨에 의해, 다음 공정에서 커리큘러제재료를 도포한 후에 패터닝하여 제거하더라도 커리큘러제재료가 웅진 등을 일으켜 잔渣가 남는 것으로 생각된다. 한편, 물·발광의 구조 및 제조방법의 같이, 커리큘러를 먼저 형성하면, 그 후에 물체 매트릭스를 형성하더라도 커리큘러 및 물체 매트릭스의 어느것도 형성되지 않은 개구부 등에는 커리큘러 재료의 잔渣가 전혀 남지 않는것을 알았다.

잔사의 문제는 커리큘러(13) 및 물체 매트릭스(15)의 재료로서 안료분산형 강광상수치를 셧 때에 일반적으로 생기는 문제이기 때문에 물·발광을 각색 커리큘러 및 물체 매트릭스를 안료분산형 강광상수치를 쏘서 형성하는 경우에 특히 유효하다. 보통 컬러필터의 재료로서 쓰이는 아크릴계의 안료분산형 강광상수치를 쏘 경우에 가장 유효하다.

각자는 각 색에 맞추어 적절히 선택할 수 있는데, 물체 매트릭스층의 안료로서는 카본, 산화티타늄, 흑색의 유기안료(및 종류의 색의 흡합물이더라도 좋다.)등을 쏘 수 있고, 물·발광에서는 카본이 가장 바람직하게 쓰인다. 또한 각 색에 관해서도 일반적인 유기안료를 쏘 수 있다.

물·발광은 카소잔극(g)과 스위칭소자의 접속이 커리큘러 또는 물체 매트릭스층을 광동하여 형성하여지는 것 같은 액정표시장치이면 전용이 가능하고, 스위칭소자에서는 특별히 제한은 없으며 TFT에 한하지 않고 MM, 디아오도 등이더라도 좋다. 또한, TFT로서도 게이트전극이 아래에 위치하는 것과 같은 액스터기형이 아니고, 순스테거형이더라도 좋다.

또한, 물·발광의 액정표시장치에서는 심기 이외의 구성을 관해서는 특히 제한은 없고, 예컨대 액정세로, 배향막, 대향기판, 대향전극층은, 에티드 매트릭스형 액정표시장치 일부에 쓰이도록 구성하면 좋다. 또한, 각색 커리큘러는 물 컬러필터를 위해 일반적으로 금(Al), 흑(G), 청(B)의 3색으로 구성하지만 적절히 변경할 수도 있다.

이하, 물·발광의 세1의 실시예에 따른 액정표시장치의 제조방법을 도 12의 A 내지 H를 참조하여 기술할 것이다. 도 12의 A 내지 H는 물·발광의 세1의 실시예에 따라 도 9에 도시된 액정표시장치의 제조방법을 도시하는 단면도이다. 또한 이하의 설명은 하나의 회로에 관하여 이루어 질 것이다.

먼저, 도 12의 A에 도시하는 바와 같이, 예컨대 컴퓨터등의 주당성장인기판(1) 위에 세밀에 형성 TFT(10a)를 형성한다. 심기 채널에 형성한 TFT(10a)는 종래의 제조방법과 유사하게 이하와 같이 형성될 수 있다.

우수질연성기판(1) 위에 소스터밍에 의해 Al, Mo, Cr 등으로 이루어지는 도전층을 100 내지 400nm의 두께로 적층하고, 그 후, 포트리스코그리파팅에 의해 게이트네선(2b)과 A의 세로에 따라 도 9에 도시된 액정표시장치의 제조방법을 도시하는 단면도이다. 또한 이하의 설명은 하나의 회로에 관하여 이루어 질 것이다.

다음에, 실리콘질착막으로 이루어지는 게이트절연층(3)과 비결정성실리콘으로 이루어지는 밤도체층(4) 및 n+비결정성실리콘으로 이루어지는 물체 콘택트층(5)을 폴리아미드COVD에 대해서 각각 400nm, 300nm, 50nm 정도의 두께로 인속으로 적층하고, 그 후, 밤도체층(4) 및 물체 콘택트층(5)을 일괄하여 패터닝한다.

다음에, 게이트줄인층(3) 및 물체 콘택트층(5)을 절도록 소스터밍에 대해서 Mo, Cr 등을 100 내지 200nm의 두께로 적층하고, 그 후, 이것을 포트리스코그리파팅에 의해 소스전극(6a), 소스선(6b)과 A의 세로에 도시하지만 도 12의 A에는 도시 않함), 드레이인전극(7) 및 표시층의 외부선호 처리기판에 접속되는 데이터만자부(7a)(도7b)는 도시하지만 도 12의 A에는 도시 않함)를 형성한다. 그 후, TFT와 채널부가 되는 소스전극(6a) 및 드레이인전극(7)의 아래 이외의 물체 콘택트층(5)을 제거한다.

다음에, TFT와 백체널, 소스전극(6a), 소스선(6b)(도8의 A에는 도시 않함), 드레이인전극(7) 및 데이터만자부(7a)(도8b)에는 도시하지만 도 12의 A에는 도시 않함)을 절도록 폴리아미드COVD에 의해 실리콘질착막 등의 무기재료로 이루어지는 허시메이션 층(8)을 100 내지 200nm 정도의 두께로 성장하고, 그에 따라 채널에 형성 TFT(10a)가 형성된다.

다음에, 도 12의 B에 도시하는 바와 같이, 적색 안료를 아크릴계수지에 분산시킨 내거티브형 광경 회성 커리큘러제리스트를 스크린 방식으로 기판상에 도포한다. 적색 커리큘러포토레지스트의 두께는 약 1.2μm 정도가 되도록 스크린 회전수를 조정한다. 다음에 80°C, 2분 정도로 폴리 배이코트를 하여, 노광하기 전, TMAH(트리에틸에틸암모늄아이드포시아이드)액으로 현상하고, 그후 대용하는 부분에 적색 커리큘러(13a)를 소정의 패턴으로 패터닝한다. 심기 적색 커리큘러(13a)의 패터닝에서, 및 공정에서 드레이인전극(7)과 소스전극(6)을 겸속하거나 위한 콘택트 풀(11)을 형성하기 위해, 적색 커리큘러(13a)를 형성하지 않은 개구부(20)가 제공된다. 심기 개구부의 크기는 적어도 콘택트 풀(11)이 포함될 수 있는 정도의 크기이다. 다음에, 흰은 오븐으로 220°C, 60분 소성하여 적색 커리큘러(13a)를 경화시킨다.

적색 커리큘러(13a)가 기판상에 형성된 이후, 적색 커리큘러포토레지스트의 잔사를 제거하고 세정하는 과정이 실행된다. 구체적으로, 적색 커리큘러(13a)가 형성되고 패터닝되는 기판은 조도가 개략 20mW/cm<sup>2</sup>인 UV광에 의해 60초동안 암시되고, UV광에 의해 녹아내린 적색 커리큘러포토레지스트는 스며들면서 제거된다.

다음에, 도 12의 C(도 12의 B에 인접하는 다른 화소를 도시함)에 도시하는 바와 같이, 적색 커리큘러(13a) 형성과 같은 방식으로

녹색 컬러필터(1b)를 형성한다. 회색 컬러필터(1c)가 기판상에 형성된 후, 회색 컬러 포토레지스트의 잔사를 제거 및 세정하는 과정이 적색 컬러 포토레지스트에 대한 전시 제거 공정과 유사하게 실행된다.

다음에, 도 12의 D[단자, 도 12의 B 및 O]에 연결하는 다른 쇄소를 도시함)에 도시하는 바와 같이, 회색 컬러필터(1c)는 풀한 밤색으로 형성된다. 초색 컬러필터(1c)가 기판상에 형성된 후, 청색 컬러 포토레지스트의 잔사를 제거 및 세정하는 과정이 적색 및 회색 컬러 포토레지스트에 대한 전시 세제 공정과 유사하게 실행된다.

다음에, 도 12의 E[단자, 도 12의 B 및 O]에 연결하는 다른 쇄소를 도시함)에 도시하는 바와 같이, 청색 컬러필터(1c)는 풀한 밤색으로 형성된다. 청색 컬러필터(1c)가 기판상에 형성된 후, 청색 컬러 포토레지스트의 잔사를 제거 및 세정하는 과정이 적색 및 회색 컬러 포토레지스트에 대한 전시 세제 공정과 유사하게 실행된다.

불랙 매트릭스(15)가 기판상에 형성된 후, 불랙 매트릭스 포토레지스트의 잔사의 제거 및 세제 공정이 끝, 녹, 청의 컬러 포토레지스트에 대한 전시 세제 공정과 유사하게 실행이 된다.

불랙 매트릭스 포토레지스트는 강광성의 네거티브로 페리스터로서 빛을 거의 통과시키지 않기 때문에, 불랙 매트릭스 포토레지스트의 표면에 충분한 노광광을 조사함에 의해 레디칼을 발생시켜, 상기 레디칼이 불랙 매트릭스층을 학산함에 의해 표면에서 젖어진 침투부에서 또한 활성을 전파된다. 그러나, 표면에 비해 중합의 강도가 약하기 때문에, 본 발명에서는 불랙 매트릭스(15)의 층연율을 커먼팅(13a)에 의해 보호함으로서 현상에 대한 내용은 있다. 또한 레디칼을 유효하게 발생시키기 위해서 “g”, “n” 및 “v”의 선에 대해서 농운 감도를 갖는 개시제를 양호하게 선택하여 불랙 매트릭스 포토레지스트에 침가한다. 발생한 레디칼은 노광광에 본위기장의 산소가 분해하여 발생한 온존에 의해 메탄화(etching)되어 버려지는 것을 피하기 위해서, 젖어난 레디칼이 노광광에 본위기장에 불랙 매트릭스의 밀착성을 놓아기 위해서 불랙 매트릭스 포토레지스트의 표정 공정 이전에 HMDS(헥사메틸디실린) 및 가스 분분기 풍에 기판을 노출시키는 소위 HMDS 처리를 하여야만 한다.

다음에, 도 12의 F에 도시하는 바와 같이, 기판의 표면의 평탄화를 위해 오버코트층(14)이 되는 예컨대 아크릴계의 투명 강장성수지가 기판상에 도포하고, 상기 투명 아크릴 포토레지스트층은 노광 및 현상에 의해 콜렉트 풀(11)부분에 개구를 갖도록 때밀착으로 형성된다. 또한 페터닐론 투명 아크릴 포토레지스트는 220°C, 60분간 소성을 하여 경화시킴으로서 오버코트층(14)을 형성한다.

다음에, 도 12의 G에 도시하는 바와 같이, 예컨대 노블락계 강광성 페지스터(17)를 오버코트층(14)상에 도포하고 페터닐론 후 노블락계 강광성 페지스터(17)를 마스크로 하여 메시베이션층(8)을 애용하여 콜렉트 풀(11)에 대한 개구가 성기 메시베이션층(8)을 통해 형성된다.

또한, 콜렉트 풀(11)에 대한 개구가 성기에서 실행한 두단계의 공정(오버코트층(14)을 통한 개구의 형성 및 메시베이션층(8)을 통한 개구의 형성)으로 형성되는 반면에, 오버코트층(14)과 메시베이션층(8)을 동시에 예정함으로서, 풀 오버코트층(14)의 페터닐론이 없이 콜렉트 풀 개구를 형성하는 것이 가능하다.

본 발명에 의한 제조방법에서, 불랙 매트릭스(15)의 형성을 커먼팅의 형상 후에 행하였기 때문에, 콜렉트 풀(11)에 커먼팅 페토레지스트 및 불랙 매트릭스 포토레지스트의 전시가 전혀 없고, 따라서, 메시베이션층(8)의 연속적인 예정에서 문제가 발생하지 않는다. 또한, 최소전극(9)이 되는 투명도전층의 소파티팅 작전에 콜렉트 풀(11)을 개구(즉, 콜렉트 풀의 개구)의 형상과 최소전극(9)에 대한 투명도전층의 형상의 사이에 다른 공정이 있다는 것을 의미)하기 때문에, 콜렉트 풀을 위한 개구부가 신하나 공정 오류의 영향을 받지 않는다. 따라서 최소전극(9)과 드레인전극(7) 사이의 접속차이가 낮고 양호한 액티브 매트릭스기판을 얻을 수가 있다.

설기 공정에서, 데이터인자부(7a)과 7에서 도시하지만 도 12의 G에서는 도시 않함) 위의 메시베이션층(8)의 불필요한 부분과 계이터인자부(7c) 위의 게이트절연층(3)의 불필요한 부분도 동시에 제거된다.

다음에, 도 12의 H에 도시하는 바와 같이, 노블락계 포토레지스트(17)를 제거한 후, 오버코트층(14) 및 콜렉트 풀(11)로부터 노출된 드레이인전극의 일부의 위에 스트리퍼으로ITO(indium-Tin-Oxide) 등의 투명도전층을 설계하고, 상기 투명도전층은 그후 소정의 폐현으로 페터닐론에 최소전극(9)이 형성된다. 성기 최소전극(9)의 형상에서, 투명도전층의 막 두께는 두께를 수록 콜렉트 풀에서의 투명도전층의 양호한 피복성이 얹어져서, 드레이인전극(7)에 대한 최소전극(9)의 전기저항 절속이 안정화되지만, 투명도전층에 있는 ITO(indium-Tin-Oxide)층의 가공성을 고려하면 약 100nm의 막 두께가 적당하다.

그 후, 보통의 제조방법에 따라 기판은 대량기판과 표개어지고 액정이 주입되어 액정표시장치가 완성된다.

또한, 컬러필터(15)의 두께 및 불랙 매트릭스(15)의 두께는 사용하는 재료등에 대해서도 변하지만, 일반적으로 쓰이고 있는 재료를 쓴 경우, 컬러필터(15)에 관해서는 도포시의 두께가 1.0 내지 1.5μm 정도이고, 불랙 매트릭스(15)에 관해서는 도포시의 두께가 1.0 내지 2.0μm 정도의 두께이다. 또한, 오버코트층(14)의 표면을 평활화할 수 있는 정도의 두께면 좋고, 보통은 도포시의 두께가 2.5 내지 4.5μm 정도의 두께이다.

설기에서 언급한 바와 같이, 본 발명의 제1의 실시예에 따른 온-어레이(on-array) 컬러필터 구조(예컨대, 컬러필터상의 GF 구조)의 역광표시장치의 제조방법에서, 불랙 매트릭스(15)는 커먼팅(13)의 형성 이후에 형성됨으로서, 스위칭소자(TFT 등)와 최소전극(9)을 접속하는 콜렉트 풀(11)의 개구에서의 잔사가 제거되었다. 따라서, 콜렉트 풀(11)에 대한 개구를 형성하는 메시베이션층(8)의 예정은 용이하게 행해지고, 소위 칸소자와 최소전극(9)의 사이의 서방은 깊어져고, 그에 따라 온-어레이 컬러필터 구조에서의 만족스러운 액티브 매트릭스가 얻어진다.

또한, UV램프 사용하여 주, 쪽 및 청의 컬러포토레지스트에 대한 잔시제기공정이 실행되는 그 시점에서, 블랙 메트릭스(15)는 아직 형성되지 않는다. 따라서, UV차리에 의한 블랙 매트릭스의 저항을 회피할 수 있고, 그에따라 신호자인이 제거된다.

또한, 블랙 메트릭스(15)의 물이 컬러필터(13)의 물과 포개는 구조로 되어 있으므로, 블랙 메트릭스(15)의 속력의 박리가 현상공정에서 회피되어 진다.

이하, 본 발명의 제2의 실시예에 따른 양정표시장치의 제조방법이 도 12의 A 내지 D 및 도 13의 A 내지 C에跟着하여 기술될 것이다. 도 13의 A 내지 C는 본 발명의 제2의 실시예에 따라 도 9에 도시한 양정표시장치의 제조방법의 후반부를 도시하는 단면도이다. 제조방법에 관한 전부는 도 12의 A 내지 D에서 도시된 바와 같이 제1의 실시예와 동일한 방법으로 이루어진다.

우선, 도 12의 A 내지 D를 참조하는 제1의 실시예에서 설명된 바와 같이, TFT가 완성된 투영절연성기판(1) 위에 RGB(적, 녹 및 청색) 컬러필터(13)를 형성한다. 또한 컬러필터(13a, 13b 및 13c)를 각각 형성한 후, 제1의 실시예에서 언급한 바와 같이 컬러포토레지스트의 전사를 제거 및 세정하는 공정이 제1의 실시예에서 언급한 바와 같이 행해진다.

다음에, 도 13의 B(제1의 실시예의 동일)에 도시하는 바와 같이, 컬러필터(13a, 13b, 13c) 및 블랙 메트릭스(15)가 형성된 TFT기판 위에 기판의 표면의 평탄화를 위해 오버코트층(14)이 떠는 투명성 아크릴포토레지스트를 도포하고, 상기 투명 아크릴포토레지스트층은 노광 및 현상에 의해 컬러풀 툴(11)부분에 개구를 갖도록 하여만으로 형성된다. 상기 페터닝된 투명 아크릴포토레지스트층은 다시 220°C, 60분간 소성에 의해 경화되어 오버코트층(14)이 형성된다.

다음에, 페터닝된 경화된 오버코트층(14)(제1의 실시예의 노출개阔포토레지스트가 아님)을 마스크로 하여 메시케이션층(8)을 통과 분체트 툴(11)에 대한 개구가 형성된다. 따라서, 메시케이션층(8)의 예상되는 아크릴계의 오버코트층(14)에 대하여 충분히 선택성이 저해되는 예 침강을 선택함으로서, 제1의 실시예와 같은 레이저를 쓰지 않더라도 세조가 가능하다. 예침방법으로서 예컨대 PE<sub>E</sub>(Plasma Etching)을 쓰고, 애칭 가스로 WF

e. He, O<sub>2</sub>가스를 쓸으로서 행할 수 있다. 제2의 실시예의 구체적인 애칭조건은 다음과 같다. 즉, SF

유량: 60ccm, He유량: 40ccm, O<sub>2</sub>유량: 150ccm, 압력: 40 Pa, 파워: 1200W, 간격(전극과 기판의 거리): 60mm, 애칭시간: 120sec으로 하였다.

다음에, 도 13의 C에 도시하는 바와 같이, 오버코트층(14) 및 분체트 툴(11)로부터 노출된 드레인전극(7)의 일부 위에 스마트볍으로 흐소전극(9)이 떠는 투명도전층을 성막한다. 투명도전층은 그후, 소정의 제련으로 빼더닝되고, 그에따라 흐소전극(9)이 형성된다.

그 후, 기판은 보통의 방법에 따라서 대향기판과 포개어지고, 보통의 방법에 따라 기판의 사이에 주입 및 충진되고, 그에따라 액정표시장치가 완성된다.

전술한 바와 같이, 본 발명의 제2의 실시예에 따른 온-아래이 컬러필터구조(예컨대, TFT상의 CF구조 등)의 양정표시장치의 제조공정에서, 분체트 툴(11) 형상공정을 페터닝된 오버코트층(14)을 미스크로 하여(노출한 포토레지스트(17)를 사용하지 않고서) 드리하여에칭에 의해 행해진다. 따라서 제1의 실시예에 비교하여 포토리소그라피공정이 한시적일 수 있어 줄정수를 단축할 수가 있다.

이하, 본 발명의 제3의 실시예에 따른 양정표시장치의 제조방법이 도 12의 A 내지 D 및 도 14의 A 내지 E에 따라 실세히 기술될 것이다. 도 14의 A 내지 E는 본 발명의 제3의 실시예에 따른 양정표시장치의 제조방법의 블랙 메트릭스 형성을 도시하는 단면도이다.

제3방법의 전반부는 도 12의 A 내지 D에서 도시된 바와 같은 세 1 및 제2의 실시예와 동일한 방법으로 실행되고, 그에따라 RGB 컬러필터(13a, 13b 및 13c)는 TFT가 완성된 투명불연기판(1)상에 형성된다.

제3의 실시예에서, 암속적인 블랙 메트릭스의 형상공정은 다음과 같이 행해진다.

우선, 도 14의 A에서 도시하는 바와같이, 블랙 메트릭스(15)가 떠는 네거티브형 블랙 매트릭스 포토레지스트를 도포 한 후, 기판을 90°C, 2분으로 프리 베이크를 한다.

다음에, 노광시에 블랙 매트릭스 포토레지스트의 표면상에서 발생하는 레디칼이 노광시의 분위기중에 발생하는 오존에 의해 레인저피는 것을 막기 위해서, 산소차단막(21)을 다시 도포 하고, 그후 기판을 다시 90°C, 분으로 프리 베이크를 한다. 산소차단막으로서는 이소프로필알코올과 물을 용제로 한 폴리비닐알코올을 수자기 사용된다.

다음에 'g', 'h' 및 'i'선 스텝페터를 사용하여 50 내지 200 mJ(예컨대, 50 mW × 1~4 sec)정도의 UV광을 기판에 조사하여 블랙 메트릭스 포토레지스트의 노광이 행해진다. 발생한 레디칼을 유효하게 블랙 메트릭스 심부까지 확산하기 위해서 노광 후에 80°C, 2분으로 PEB(Post Exposure Bake)를 행한다.

다음에, 도 14의 D에 도시하는 바와 같이, 기판을 1분간 수서하고 그에따라 블랙 메트릭스 포토레지스트의 표면상의 산소차단막

{21}을 제거한다.

다음으로, 도14의 E에 도시하는 바와 같이, 현상액으로서 테트라메틸암모늄하이드로옥사이드(TMAH)용액을 쌈에서 풀백 매트릭스{5}를 현상하고, 현상된 풀백 매트릭스{5}를 230°C, 1시간 정도로 베이크하고, 그에따라 풀백 매트릭스{5}는 완성된다.

마지막으로, 산소차단막{21}을 쓸 경우에 산소차단막{21}과 풀백 매트릭스 포토레지스트 사이의 계면반응이 생겨 미세층을 센성하고, 그에따라 노출되는 미세층과 풀백 매트릭스의 전성성이 다르기 때문에, 해당 층성이 퀄리티라워(양면주) 형상으로 불충하게 된다. 그러나, 심기 실시예의 경우는 풀백 매트릭스{5}의 측벽은 펄터링터에 의해 현상액이 스며드는 것으로부터 보호되어 있기 때문에, 풀백 매트릭스{15}의 단면영역이 표면부터 살부까지 완만하게 증가하는 원만한 테이퍼 형상을 갖는 양호한 풀백 매트릭스 평면을 얻을 수 있다.

그 후, 오버코트(14)를 형성하는 공정, 콘택트 훌(11)을 형성하는 공정 및 회소전극(9)을 형성하는 공정은 제1의 실시예 또는 제2의 실시예와 동일한 방법으로 실시된다.

전술한 바와 같이, 본 발명의 제3의 실시예에 따른 온-어레이 퀄리티라워(예컨대 TFT상의 CF의 구조)의 액정표시장치의 제조방법에서, 산소차단막{21}을 풀백 매트릭스 형성공정에 도입함으로서, 노광시에 발생하는 레디칼을 풀백 매트릭스 형성 및 상기 풀백 매트릭스 포토레지스트의 종류에 유의하게 활용할 수 있다. 본 발명자에 의한 실험에 따르면, 산소방지막을 쓰지 않는 경우에 비교하여, 본 발명은 노광량을 1/10 정도로 저감할 수 있고, 제조공정의 처리율을 높일 수 있다. 또한, 퀄리티라워(13) 위에 풀백 매트릭스{5}를 표기에 의해 산소차단막{21}을 썼을 때에 문제가 되는 퀄리티라워의 오비행 형상을 최피할 수 있고, 그에따라 양호한 프로파일을 갖는 풀백 매트릭스를 형성할 수 있다.

### 발명의 효과

전술한 바와 같이, 본 발명에 미리 개구임과의 비율을 크게 하도록 TFT와 같은 스위칭소자와 퀄리티라워가 통합기판에 형성된 온-어레이 퀄리티라워 구조의 액정표시장치에서, 풀백 매트릭스{15}는 퀄리티라워(13)의 형성이후에 형성되고, 따라서, 콘택트 훌(11)에 대한 개구를 형성하기 위한 매시베이션층(8)의 예상은 용이하며 신뢰성이 있게 형성될 수 있고, 스위칭 소자 및 회소전극(9)의 인출구를 접속하는 훌(11)의 접속저항은 감소되고, 따라서, 온-어레이 퀄리티라워 구조의 양호한 퀄리티라워 매트릭스기관이 얻어진다.

또한, 전자의 제거 또는 감소에 이외에도, 풀백 매트릭스{15}는 UV광을 사용함에 의한 적, 늑 및 철의 퀄리티라워 매트릭스에 대한 전시 제거공정이 행해지는 시점에서는 형성되지 않고, 따라서, UV 세정공정은 풀백 매트릭스{15}상에서 파도하게 행해지지 않는다. 따라서, 풀백 매트릭스{15}의 저항의 열화가 회피되고, 그에따라 풀백 매트릭스{15}와 신호선 사이의 접합율상의 증가는 회피되고, 그에따라 신호지연도 회피된다.

또한, 풀백 매트릭스{15}는 퀄리티라워(13)의 꿈부분을 겹치는 풀백 매트릭스{15}의 꿈부분이 삼기 퀄리티라워(13)의 꿈부분상에 포개지도록 형성된다. 따라서, 풀백 매트릭스{15}의 끈된 바닥이 제거되고, 따라서, 광의 누설은 정확히 제거된다.

본 발명에 의한 액정표시장치의 제조방법에 의하면, 상기의 특징을 갖는 액정표시장치가 효과적으로 제조될 수 있다.

본 발명은 예시된 특정의 실시예 외 관점하여 기술되었지만, 상기 실시예 뿐만 아니라 일부된 청구항에 한정되는 것은 아니다. 본 분야의 기술자에게는 본 발명의 본질을 뺏어내지 않고서도 수정 또는 변형이 이루어질 수 있다는 점이 자명할 것이다.

### (5) 기구의 배려

#### 첨구항1

액정표시장치에 있어서, 투명절연성기판과, 삼기 투명절연성기판에 형성된 스위칭소자와, 삼기 스위칭소자를 보호하기 위해 형성된 매시베이션층과, 퀄리티라워가 콘택트 훌의 주위의 영역에 형성되지 않도록 삼기 매시베이션층상에 형성된 전술한 색의 퀄리티라워와, 적어도 스위칭소자를 포착하기 위해 그리고 풀백 매트릭스가 콘택트 훌의 주위의 영역에 형성되지 않도록 퀄리티라워의 형성 이후에 매시베이션층상에 형성되며 광의 누설을 방지하는 차광막으로서 형성된 풀백 매트릭스와, 삼기 퀄리티라워 및 풀백 매트릭스상에 형성된 오버포트층과, 삼기 오버코트층상에 형성된 회소전극과, 하니와의 내용하는 회소전극에 접속하기 위해 각각의 스위칭소자에 제공된 인출전극, 및 스위칭소자의 회소전극과 인출전극 사이의 접속을 이루어기 위해 오버코트층 및 매시베이션층을 통해 형성된 색의 훌을 포함하는 것을 특징으로 하는 액정표시장치.

#### 첨구항2

제1항에 있어서, 삼기 풀백 매트릭스는 퀄리티라워의 꿈부분과 겹치는 풀백 매트릭스의 꿈부분이 삼기 퀄리티라워의 꿈부분상에 포개지도록 형성되는 것을 특징으로 하는 액정표시장치.

#### 첨구항3

제1항에 있어서, 삼기 퀄리티라워는 안료분산형 포토레지스트로 형성되는 것을 특징으로 하는 액정표시장치.

#### 첨구항4

제3항에 있어서, 삼기 퀼러풀터를 형성하는데 사용되는 삼기 안료분산형 포토레지스트는 아크릴 안료분산형 포토레지스트인 것을 특징으로 하는 액정표시장치.

#### 첨구항5

제1항에 있어서, 삼기 블랙 매트릭스는 안료분산형 포토레지스트로 형성되는 것을 특징으로 하는 액정표시장치.

#### 첨구항6

제5항에 있어서, 삼기 블랙 매트릭스를 형성하는데 사용되는 삼기 안료분산형 포토레지스트는 아크릴 안료분산형 포토레지스트인 것을 특징으로 하는 액정표시장치.

#### 첨구항7

제5항에 있어서, 삼기 카본일자늄 블랙 매트릭스를 위한 안료분산형 포토레지스트를 위한 안료로서 사용되는 것을 특징으로 하는 액정표시장치.

#### 첨구항8

제5항에 있어서, 삼기 블랙 에트릭스를 형성하는데 사용되는 삼기 안료분산형 포토레지스트는 아크릴 안료분산형 포토레지스트인 것을 특징으로 하는 액정표시장치.

#### 첨구항9

제5항에 있어서, 티타늄 산화를 입지는 블랙 매트릭스를 위한 안료분산형 포토레지스트를 위한 안료로서 사용되는 것을 특징으로 하는 액정표시장치.

#### 첨구항10

제5항에 있어서, 삼기 오버코트층은 두명 폴토레지스트로 형성되는 것을 특징으로 하는 액정표시장치.

#### 첨구항11

제10항에 있어서, 삼기 두명 폴토레지스트는 두명성 아크릴 폴토레지스트인 것을 특징으로 하는 액정표시장치.

#### 첨구항12

제1항에 있어서, 삼기 스위칭소자는 TFT(박막트랜지스터)이고, 삼기 인출전극은 삼기 TFT의 드레인전극인 것을 특징으로 하는 액정표시장치.

#### 첨구항13

제1항에 있어서, 삼기 블랙 에트릭스는 흑점의 방향으로 배열된 회소를 가로질러 서로에 접속되도록 형성되는 것을 특징으로 하는 액정표시장치.

#### 첨구항14

액정표시장치의 제조방법에 있어서,

다음과는 화소전극에 접속되는 앤출전극을 각각 갖는 스위칭소자가 두명성연성기판상에 형성되는 스위칭소자의 형성공정과,

삼기 스위칭소자를 보호하는 패시베이션층이 삼기 스위칭소자가 상부에 형성되는 기판상에 형성되는 패시베이션층과 형성공정과, 퀼러풀터가 콘택트 훌의 주위의 영역에서 형성되지 않도록 전술한 색의 퀼러풀터가 소정의 폐열으로 삼기 패시베이션층상에 형성되는 퀼러풀터의 형성공정과, 퀼러풀터가 적어도 삼기 스위칭소자를 피하기 위해 그리고 블랙 매트릭스가 콘택트 훌의 주위의 영역에서 형성되지 않도록 형성된 기판상에 광의 누설을 방지하는 치광막으로서 블랙 대트릭스가 형성되는 블랙 대트릭스의 형성공정과, 삼기 오버코트층이 퀼러풀터 및 블랙 매트릭스가 형성된 기판상에 형성되는 오버코트층의 형성공정과, 콘택트 훌을 위한 개구가 패시베이션층의 대응하는 부분을 예상함으로서 패시베이션층에 형성되는 원택트 훌의 개구의 형성공정과, 화소전극이 패시베이션층에 접속되는 삼기 부팅도전층을 소정의 폐열으로 배터링하는 화소전극의 형성공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

#### 첨구항15

제14항에 있어서, 삼기 블랙 에트릭스의 형성공정에서, 블랙 매트릭스는 퀼러풀터의 꿈부분과 접하는 블랙 매트릭스의 꿈부분이 삼기 퀼러풀터의 꿈부분에 포개지도록 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

#### 첨구항16

제14항에 있어서, 삼기 콘택트 훌의 개구의 형성공정에서, 패시베이션층의 개구는 오버코트층상에 배터링된 포토레지스트를 마스크로 사용하여 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항17

제14항에 있어서, 상기 풀액트 툴의 개구의 형성 공정에서, 상기 애시베이션 층의 예칭은 빼어 넘치고 경화된 오버코트 층을 마스크로 시용하여 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항18

제17항에 있어서, 상기 패시베이션 층의 예칭은 SF<sub>6</sub>, He 및 O<sub>2</sub> 중에서 어느 하나 이상을 선택하여 사용하여 플라즈마 예질에 의해 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항19

제14항에 있어서, 전술한 각각의 펄러필터의 형성공정은 포토에지스트 코팅공정과, 프리레이킹 공정과, 노출공정과, 현상공정 및 베이킹 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항20

제14항에 있어서, 상기 펄러필터의 형성공정에서, 상기 펄러필터는 인료분산형 포토에지스트로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항21

제20항에 있어서, 상기 펄러필터를 형성하기 위해 사용되는 상기 인료분산형 포토에지스트는 아크릴 인료분산형 포토에지스트인 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항22

제14항에 있어서, 상기 펄러필터 텔레포트릭스의 형성공정은 포토에지스트 코팅공정과, 프리레이킹 공정과, 노출공정과, 현상공정 및 베이킹 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항23

제22항에 있어서, 상기 노출공정은 니트로젠 가스 분위기 하에서 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항24

제14항에 있어서, 상기 텔레포트릭스의 형성공정은 포토에지스트 코팅공정과, 프리레이킹 공정과, 노출공정과, PEB(Post Exposure Bake) 공정과, 현상공정 및 베이킹 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항25

제24항에 있어서, 상기 노출공정은 니트로젠 가스 분위기 하에서 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항26

제14항에 있어서, 상기 텔레포트릭스 형성공정은 포토에지스트 코팅공정과, 제1의 프리레이킹 공정과, 산소 폐시베이션 층 코팅공정과, 제2의 프리레이킹 공정과, 노출공정과, PEB(Post Exposure Bake) 공정과, 산소 폐시베이션 층 제거공정과, 현상공정 및 베이킹 공정을 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항27

제26항에 있어서, 상기의 노출공정은 니트로젠 가스 분위기 하에서 행해지는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항28

제26항에 있어서, 상기의 산소 폐시베이션 층은 폴리비닐 알콜 수지로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항29

제14항에 있어서, 상기 텔레포트릭스의 형성공정에서, 상기 텔레포트릭스는 인료분산형 포토에지스트로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항30

제28항에 있어서, 상기 텔레포트릭스를 형성하는데 사용되는 상기 인료분산형 포토에지스트는 이크릴 인료분산형 포토에지스트인 것을 특징으로 하는 액정표시장치의 제조방법.

## 첨구항31

제29항에 있어서, 기본일자는 불액 매트릭스를 위한 인료분산형 포토에지스트를 위한 안료로서 사용되는 것을 특징으로 하는 액정

표시 장치의 제조방법.

### 첨구항32

제29항에 있어서, 절연코팅층에 제공되는 카본입자는 블랙 매트릭스를 위한 안료분산형 포토레지스트를 위한 안료로서 사용되는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항33

제29항에 있어서, 타이핑 산화물입자는 블랙 매트릭스를 위한 안료분산형 포토레지스트를 위한 안료로서 사용되는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항34

제29항에 있어서, "g", "h" 및 "i"의 선에 대해 높은 감도를 갖는 개시제가 블랙 매트릭스를 위한 안료분산형 포토레지스트에 청가되어 있는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항35

제14항에 있어서, 삼기 블랙 매트릭스의 형성공정에서, 삼기 블랙 매트릭스는 폭정의 방향으로 배열된 쇠소를 가로질러 서로에 접촉되도록 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항36

제14항에 있어서, 삼기 제조방법은 카보필릭의 형성공정 이전에 기판이 HMDS 가스분위기에 노출되는 HMDS (HexaMethylDiSilane) 노출공정을 또한 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항37

제14항에 있어서, 삼기 제조방법은 블랙 매트릭스의 형성공정 이전에 기판이 HMDS 가스분위기에 노출되는 HMDS (HexaMethylDiSilane) 노출공정을 또한 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항38

제14항에 있어서, 삼기 오버코트층의 형성공정에서, 삼기 오버코트층은 투명 포토레지스트로 형성되는 것을 특징으로 하는 액정표시장치의 제조방법.

### 첨구항39

제38항에 있어서, 삼기 투명 포토레지스트는 투명 아크릴 포토레지스트인 것을 특징으로 하는 액정표시장치의 제조방법.

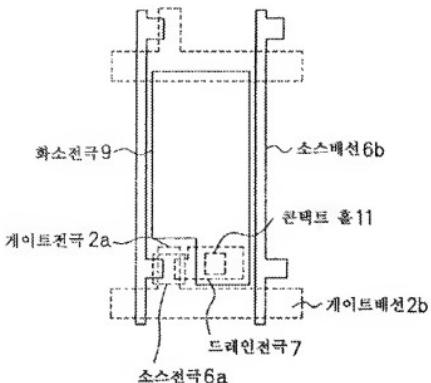
### 첨구항40

제14항에 있어서, 삼기 스위칭소자의 형성공정에서 형성되는 삼기 스위칭소자는 TFT(박막트랜지스터)이고, 삼기 인출전극은 삼기 TFT의 드레인 전극인 것을 특징으로 하는 액정표시장치의 제조방법.

도면

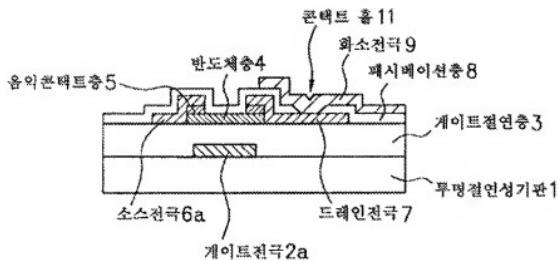
도면1

## 종래의 기술



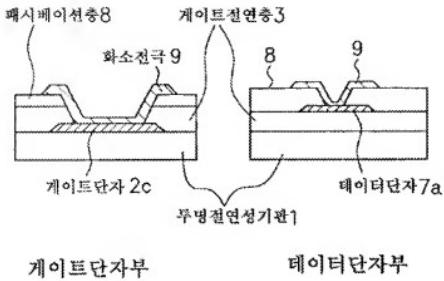
도 2/2

## 종래의 기술

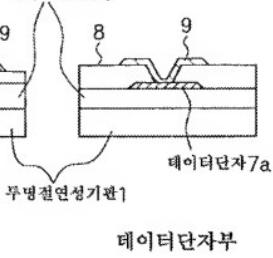


도 2/3

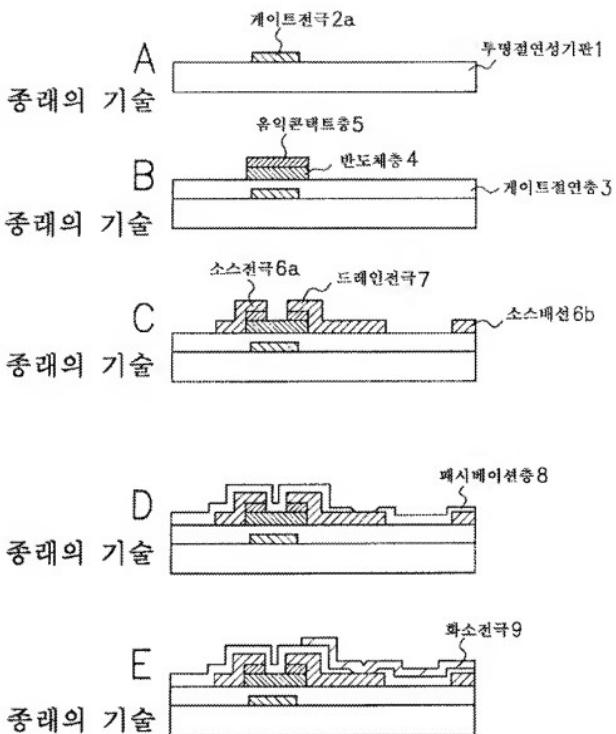
## A 종래의 기술



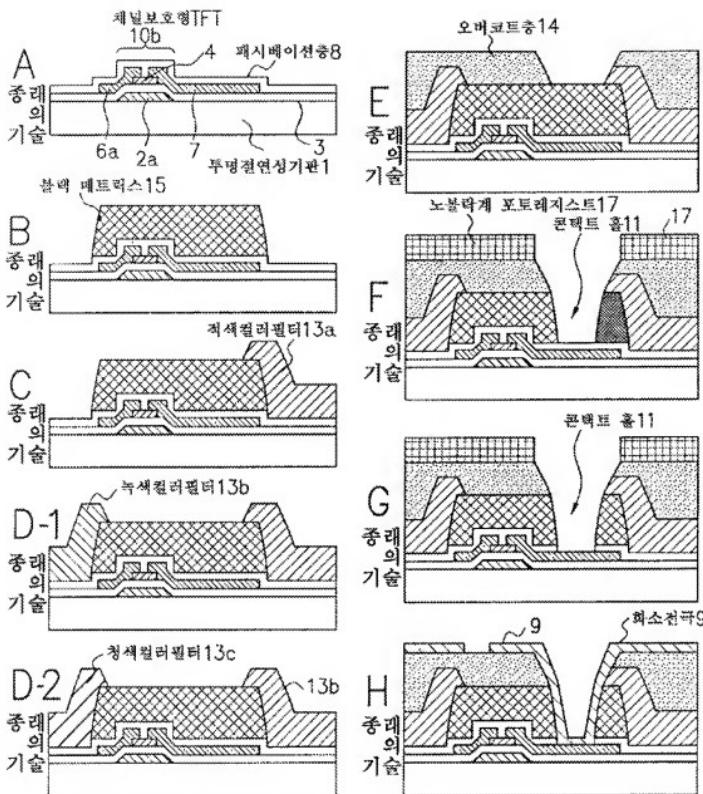
## B 종래의 기술



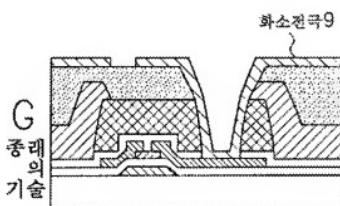
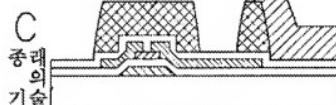
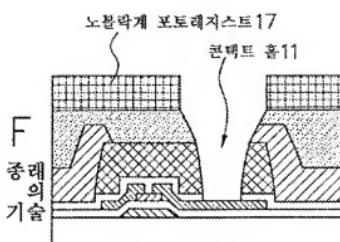
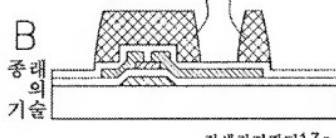
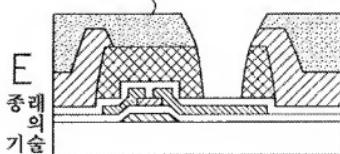
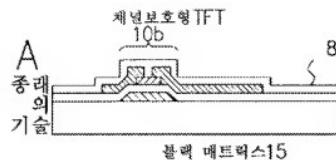
도면 4



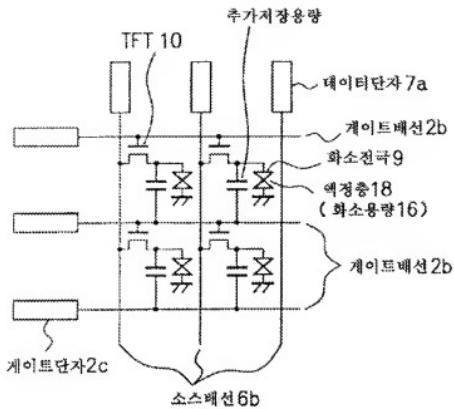
도면5



오비 코트 층 14

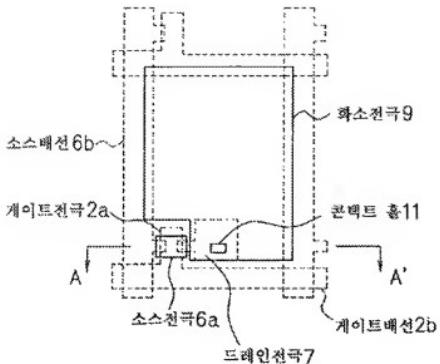


도면 7

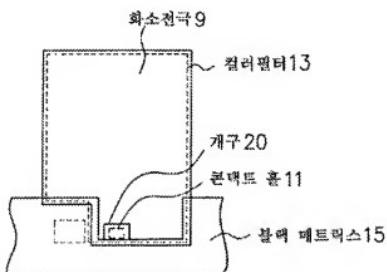


도면 8

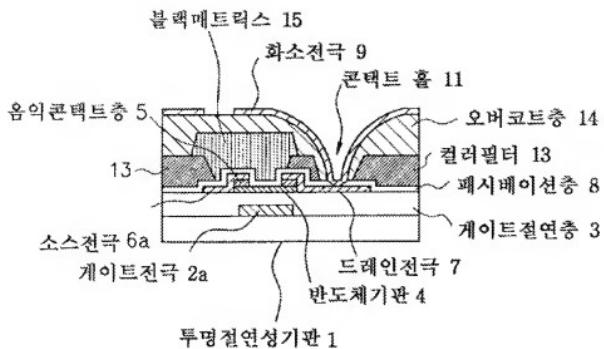
A



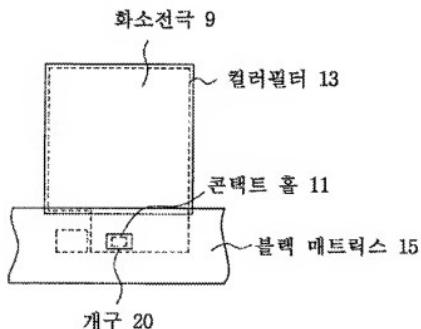
B



도면9

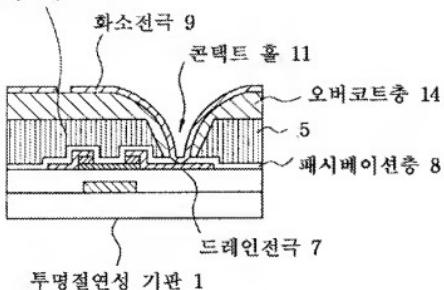


도면10

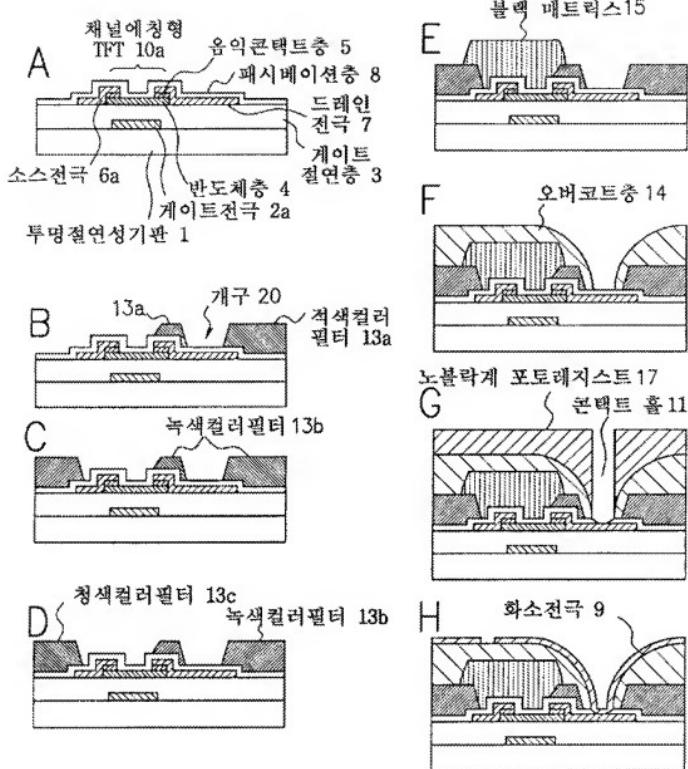


도면11

블랙 매트릭스 15

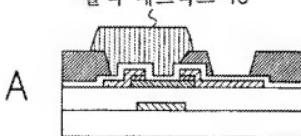


도면12



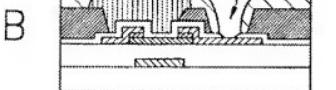
도면 13

블랙 매트릭스 15

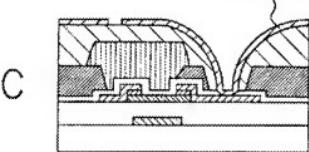


오버 코트 층 14

콘택트 홀 11



화소전극 9



도면 14

